

(19)



JAPANESE PATENT OFFICE

## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **09238352 A**(43) Date of publication of application: **09.09.97**

(51) Int. Cl.

**H04N 7/32****H04N 11/04**(21) Application number: **08067392**(22) Date of filing: **29.02.96**(71) Applicant: **CANON INC**(72) Inventor: **KARASAWA KATSUMI**(54) **IMAGE CODER AND IMAGE DECODER**

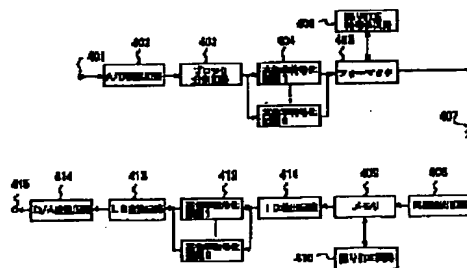
## (57) Abstract:

**PROBLEM TO BE SOLVED:** To prevent deterioration in a reproduced image by correcting an error with respect to occurrence of the error in decoding of variable length coding data so as to detect the data.

**SOLUTION:** A digital image signal via an A/D converter circuit 402 is given to a block division circuit 403, in which one image pattern is divided and processed in parallel. Then an error check code is added to variable length coded data from a high efficiency coding circuit 404, a formatter 405 is used to pack the code to a fixed length transmission block and the resulting block is given to a synchronizing signal detection circuit 408 via a transmission line 407. In the circuit 408, transmission synchronization is taken and the data are stored in a memory 409 and an error correction circuit 410 corrects an error on the transmission line 407. Then the data are decoded to an original block signal by a high efficiency decoding circuit 412 via an ID detector 411. The block signal is outputted as an analog signal via an LS conversion circuit 443 and a D/C conversion circuit 414. Thus, even on the occurrence of an error in the decoding of variable length coding data, data are

detected and deterioration in the reproduced image is prevented.

COPYRIGHT: (C)1997,JPO



(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-238352

(43)公開日 平成9年(1997)9月9日

(51)Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 N 7/32			H 0 4 N 7/137	A
11/04		9185-5C	11/04	Z

審査請求 未請求 請求項の数6 F D (全 9 頁)

(21)出願番号 特願平8-67392

(22)出願日 平成8年(1996)2月29日

(71)出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 柄沢 勝己

東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

(74)代理人 弁理士 中村 稔

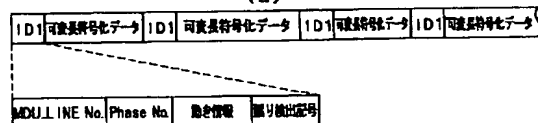
(54)【発明の名称】 画像符号化装置及び画像復号化装置

(57)【要約】

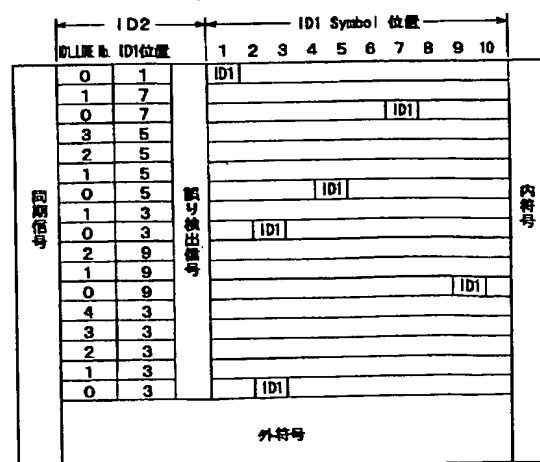
【課題】 伝送路上で誤りが発生した場合にも、再生画像の画質劣化を最小限に抑える。

【解決手段】 ブロックに対する符号化モード情報を誤り検出符号化する第1の誤り検出符号化手段と、可変長符号化された画像情報と符号化モード情報及び第1の誤り検出符号を第1の情報列として多重化する手段と、前記多重化された複数の第1の情報列をある一定数に固定長化する第2の情報列生成手段と、前記複数の第1の情報列の境界情報付加手段と、前記境界情報に対する第2の誤り検出符号化手段と、前記第2の情報列と前記境界情報及び前記第2の誤り検出符号を第3の情報列として多重化する手段と、前記第3の情報列に対して第3の誤り検出符号化又は誤り訂正符号化する手段と、伝送同期付加手段とを設けている。

(a)



(b)



## 【特許請求の範囲】

【請求項 1】 複数の符号化モードによりブロック符号化された画像信号を可変長符号化する画像符号化装置において、

前記ブロックに対する符号化モード情報を誤り検出符号化する第 1 の誤り検出符号化手段と、前記可変長符号化された画像情報と前記符号化モード情報及び前記第 1 の誤り検出符号を第 1 の情報列として多重化する手段と、前記多重化された複数の第 1 の情報列をある一定数に固定長化する第 2 の情報列生成手段と、前記複数の第 1 の情報列の境界情報付加手段と、前記境界情報に対する第 2 の誤り検出符号化手段と、前記第 2 の情報列と前記境界情報及び前記第 2 の誤り検出符号を第 3 の情報列として多重化する手段と、前記第 3 の情報列に対して第 3 の誤り検出符号化又は誤り訂正符号化する手段と、伝送同期付加手段とを設けたことを特徴とする画像符号化装置。

【請求項 2】 前記符号化モード情報とは、符号化モードと動き情報及び画面上のアドレスを含むことを特徴とする請求項 1 記載の画像符号化装置。

【請求項 3】 前記第 1 の情報列の境界情報付加手段は、境界情報を付加する第 2 の情報符号列上に存在しない場合は、次の第 1 の情報列の境界が存在する第 2 の情報列までの情報列数及び次の第 1 の情報列の境界が存在する第 2 の情報列上のアドレスを付加することを特徴とする請求項 1 又は 2 記載の画像符号化装置。

【請求項 4】 請求項 1 記載の画像符号化装置により符号化された画像データを複号化する画像複号化装置において、

第 2 の誤り検出符号の誤りを検出する第 1 の誤り検出手段と、第 1 の情報列の境界情報検出手段と、前記第 1 の誤り検出手段と第 1 の情報列の境界情報検出手段の結果により第 1 の情報列の境界を確定する手段と、第 1 の誤り検出符号の誤りを検出する第 2 の誤り検出手段と、前記第 1 の誤り検出手段の結果によって出力を切り換える切換手段とを設けたことを特徴とする画像データ複号化装置。

【請求項 5】 請求項 2 記載の画像符号化装置により符号化された画像データを複号化する画像複号化装置において、

第 2 の誤り検出符号の誤りを検出する第 1 の誤り検出手段と、第 1 の情報列の境界情報検出手段と、前記第 1 の誤り検出手段と第 1 の情報列の境界情報検出手段の結果により第 1 の情報列の境界を確定する手段と、第 1 の誤り検出符号の誤りを検出する第 2 の誤り検出手段と、符号化モード情報上の符号化モードと動き情報検出手段と、符号化モード情報上の画面上のアドレス検出手段と、第 1 の情報列の境界検出結果より境界値をカウントする計数手段と、第 2 の誤り検出手段の結果によって画面上のアドレス検出手段と計数手段の出力を切り換える

第 1 の切換手段と、第 1 の情報列の境界を確定する手段の結果によって画像情報の出力を切り換える第 2 の切換手段とを設けたことを特徴とする画像複号化装置。

【請求項 6】 請求項 3 記載の画像符号化装置により符号化された画像データを複号化する画像複号化装置において、

第 2 の誤り検出符号の誤りを検出する第 1 の誤り検出手段と、第 1 の情報列の境界情報検出手段と、前記第 1 の誤り検出手段と第 1 の情報列の境界情報検出手段の結果により第 1 の情報列の境界を確定する手段と、第 1 の誤り検出符号の誤りを検出する第 2 の誤り検出手段と、符号化モード情報上の符号化モードと動き情報検出手段と、符号化モード情報上の画面上のアドレス検出手段と、第 1 の情報列の境界検出結果より境界値をカウントする計数手段と、第 2 の誤り検出手段の結果によって画面上のアドレス検出手段と計数手段の出力を切り換える第 1 の切換手段と、第 1 の情報列の境界を確定する手段の結果によって画像情報の出力を切り換える第 2 の切換手段とを設けたことを特徴とする画像複号化装置。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、動き補償予測符号化を用いた高能率に画像データの符号化・複号化を行う画像符号化装置及び画像複号化装置の改良に関するものである。

【0002】

【従来の技術】近年、動画像符号化の手段として予測符号化や DCT (Discrete Cosine Transform) 等の高能率符号化が為され、更に符号化効率を上げるために画像の時間方向に対する相関性を利用し、連続するフレームやフィールド間での動きベクトルを検出しそれを基に動き補償することが行われると共に、可変長符号化データのデータ発生量のある範囲内に制御する伝送方式が主流となっている。

【0003】図 4 は、この動き補償予測符号化を用いた画像符号化・復号化装置の概略構成を示すブロック図である。

【0004】図 4 において、入力端子 301 にアナログ画像信号が入力され、A/D 変換回路 302 にてデジタル信号に変換される。

【0005】デジタル化された画像信号は、ブロック分割回路 303 によって水平方向 m 画素、垂直方向 n ラインのブロック、例えば図 5 (a) に示す様に、 $m=n=8$ 、すなわち  $8 \times 8$  画素単位にブロック化され、更に輝度信号を  $16 \times 16$  画素、色信号を  $16 \times 8$  画素のデータから構成される MDU ブロックデータに変換される。又、図 5 (b) に示す様に、15 個の MDU ブロックを 1 MDU LINE として 1 画面を 8 Phase に分割して並列処理される。

【0006】Phase 毎に分割されたブロック信号

は、それぞれPhase毎に図4の高効率符号化回路304にて符号化され、その情報量が削減される。該符号化回路304では、符号化効率向上のために動き補償予測符号化が行われ、例えば図6(a)に示す様なフォーマットで出力される。

【0007】ここで、ID1に書き込まれる動き情報とは、動きモード情報と動きベクトルを示す。

【0008】該ID1及び可変長符号化データは、\*図4のフォーマット305に供給される。フォーマット305では、図6(b)に示す様な固定長の伝送ブロックに、前述のID1及び可変長符号化データを順次詰め込み、ID2にその内符号列のID1の有無、ID1有の時の位置情報及び誤り検出符号を書き込む。更に伝送同期のための同期信号が付加され、図4の誤り訂正符号化回路306にて誤り訂正符号化されて伝送路307へ送出される。

【0009】受信側では、伝送路307を介したデータは同期検出回路308にて伝送同期がとられ、メモリ309に蓄えられる。蓄えられたデータに対し誤り訂正回路310によって伝送路307上で生じた誤りが訂正される。メモリ309からは符号誤りの訂正が施されたデータが出力され、ID検出回路311へ供給される。ID検出回路311では、ID2の誤り検出結果よりID1の有無判定及び位置を検出し、ID1内にMDU\_\_LINE No. とPhase No. からPhase毎に高効率復号化回路(1~8)312へ可変長符号化データを供給する。

【0010】高効率復号化回路312では、前述の高効率符号化回路304と反対の処理によって元のブロック信号に復号される。このブロック信号はLS変換回路313にてライン・スキャン構造のデジタル信号に変換され、D/A変換回路314にてアナログ信号となって出力端子315に出力される。

【0011】ID検出回路311の詳細なブロック図を図7に示す。

【0012】図4のメモリ309から符号誤りの訂正が施されたデータが図7の入力端子201から入力され、ID2誤り検出回路202及びID2切換スイッチ203へ供給される。

【0013】ID2誤り検出回路202では、ID2内の誤り検出を行い、検出結果によってID2切換スイッチ203を制御する。

【0014】誤り有りの時は、ID2切換スイッチ203はb端子に切り換えられ、この際データ切換スイッチ211もb端子に切り換えられるので、入力データはそのまま出力端子212へ出力される。誤り無しの時は、ID2切換スイッチ203はa端に切り換えられ、入力データはID1有無検出回路204及びID1切換スイッチ205へ供給される。

【0015】ID1有無検出回路204は、ID1の有

無の検出結果によってID1切換スイッチ205を制御している。

【0016】ID1無しの時は、ID1切換スイッチ205はb端子に切り換えられ、この際データ切換スイッチ211もb端子に切り換えられるので、入力データはそのまま出力端子212へ出力される。ID1有りの時は、ID1切換スイッチ205はa端に切り換えられ、入力データはID1位置検出回路206へ供給される。

【0017】ID1位置検出回路206では、ID2内に書き込まれているID1の位置する伝送フォーマット上のシンボル位置を検出し、そのシンボル情報をID1 No. 検出回路208、カウンタ209、データ切換スイッチ211及びID1Flag Check回路207へそれぞれ供給する。

【0018】ID1 No. 検出回路208では、ID1内に書き込まれているMDU\_\_LINE No. 及びPhase No. を検出し、ID1 No. 切換スイッチ210へ供給し、カウンタ209では、MDU\_\_LINE No. 及びPhase No. を順次カウントアップし、これら情報をID1 No. 切換スイッチ210へ供給する。

【0019】ID1Flag Check回路207では、ID1位置検出回路206からのシンボル情報からそのシンボルのエラーフラグをチェックし、その結果によってID1 No. 切換スイッチ210を制御する。

【0020】エラー有りの時は、ID1 No. 切換スイッチ210はb端子に切り換えられ、カウンタ209の出力がデータ切換スイッチ211へ供給され、エラー無しの時は、ID1 No. 切換スイッチ210はa端子に切り換えられ、ID1 No. 検出回路208の出力がデータ切換スイッチ211へ供給される。

【0021】データ切換スイッチ211はID1位置検出回路206からのシンボル情報によって制御され、可変長符号化データとID1情報を切り換えて出力端子212へ出力する。

【0022】

【発明が解決しようとする課題】上述の如き高効率符号化・復号化装置における画像データの復号化方法では、訂正不可能な誤りが生じた時は良好な復号ができない。例えば、ID検出回路311において、ID2内に誤りが残った時にはID2内の誤り検出符号によって誤りが検出される。従って、データはそのまま次段の高効率復号化回路312へ供給されてしまい、もしその内符号列内にID1が存在していた場合は1MDU\_\_LINE分のデータが失われてしまう。

【0023】また、ID2内の誤り検出符号による誤検出が発生した時は、正確なID1を検出できず、正確に復号されたデータを壊してしまう恐れがある。

【0024】更に、ID1内に誤りが残った時にはID1Flag Check回路207でのフラグが正しい場合はカウ

ンタ209によって保護できるが、誤検出及び誤訂正によってフラグが正しくない場合は正確なID1を検出できず、正確に復号されたデータを壊してしまう恐れがある。

【0025】上記の様な場合には、復号画像が1MDU\_\_LINE以上のエラーとして画面に発生するため、非常に見苦しい再生画像となってしまう。

【0026】（発明の目的）本発明の目的は、伝送路上で誤りが発生した場合にも、再生画像の画質劣化を最小限に抑えることのできる画像符号化装置及び画像複号化装置を提供することにある。

【0027】

【課題を解決するための手段】上記目的を達成するために、本発明によれば、複数の符号化モードによりブロック符号化された画像信号を可変長符号化する画像符号化装置において、前記ブロックに対する符号化モード情報を誤り検出符号化する第1の誤り検出符号化手段と、前記可変長符号化された画像情報と前記符号化モード情報及び前記第1の誤り検出符号を第1の情報列として多重化する手段と、前記多重化された複数の第1の情報列をある一定数に固定長化する第2の情報列生成手段と、前記複数の第1の情報列の境界情報付加手段と、前記境界情報に対する第2の誤り検出符号化手段と、前記第2の情報列と前記境界情報及び前記第2の誤り検出符号を第3の情報列として多重化する手段と、前記第3の情報列に対して第3の誤り検出符号化又は誤り訂正符号化する手段と、伝送同期付加手段とを設けた構成にし、前記符号化モード情報には、符号化モードと動き情報及び画面上のアドレスを含んでいる。

【0028】同じく上記目的を達成するために、本発明によれば、前記第1の情報列の境界情報付加手段は、境界情報を付加する第2の情報符号列上に存在しない場合は、次の第1の情報列の境界が存在する第2の情報列までの情報列数及び次の第1の情報列の境界が存在する第2の情報列上のアドレスを付加する第1の情報列の境界情報付加手段を備えた画像符号化装置により、符号化された画像データを複号化する画像複号化装置において、第2の誤り検出符号の誤りを検出する第1の誤り検出手段と、第1の情報列の境界情報検出手段と、前記第1の誤り検出手段と第1の情報列の境界情報検出手段の結果により第1の情報列の境界を確定する手段と、第1の誤り検出符号の誤りを検出する第2の誤り検出手段と、前記第1の誤り検出手段の結果によって出力を切り換える切換手段とを設けた構成にしている。

【0029】同じく上記目的を達成するために、本発明によれば、請求項2記載の画像符号化装置により画像データを複号化する画像複号化装置において、第2の誤り検出符号の誤りを検出する第1の誤り検出手段と、第1の情報列の境界情報検出手段と、前記第1の誤り検出手段と第1の情報列の境界情報検出手段の結果により第1

の情報列の境界を確定する手段と、第1の誤り検出符号の誤りを検出する第2の誤り検出手段と、符号化モード情報上の符号化モードと動き情報検出手段と、符号化モード情報上の画面上のアドレス検出手段と、第1の情報列の境界検出結果より境界値をカウントする計数手段と、第2の誤り検出手段の結果によって画面上のアドレス検出手段と計数手段の出力を切り換える第1の切換手段と、第1の情報列の境界を確定する手段の結果によって画像情報の出力を切り換える第2の切換手段とを設けた構成にしている。

【0030】同じく上記目的を達成するために、本発明によれば、請求項3記載の画像符号化装置により画像データを複号化する画像複号化装置において、第2の誤り検出符号の誤りを検出する第1の誤り検出手段と、第1の情報列の境界情報検出手段と、前記第1の誤り検出手段と第1の情報列の境界情報検出手段の結果により第1の情報列の境界を確定する手段と、第1の誤り検出符号の誤りを検出する第2の誤り検出手段と、符号化モード情報上の符号化モードと動き情報検出手段と、符号化モード情報上の画面上のアドレス検出手段と、第1の情報列の境界検出結果より境界値をカウントする計数手段と、第2の誤り検出手段の結果によって画面上のアドレス検出手段と計数手段の出力を切り換える第1の切換手段と、第1の情報列の境界を確定する手段の結果によって画像情報の出力を切り換える第2の切換手段とを設けた構成にしている。

【0031】

【発明の実施の形態】以下、本発明を図示の実施の形態に基づいて詳細に説明する。

【0032】図1は本発明の実施の一形態に係る画像データ符号化・復号化装置の概略構成を示すブロック図である。

【0033】図1において、入力端子401にアナログ画像信号が入力され、A/D変換回路402にてデジタル信号に変換される。

【0034】デジタル化された画像信号はブロック分割回路403によって水平方向m画素、垂直方向nラインのブロック、例えば前述の図5(a)に示す様に、 $m=n=8$ 、すなわち $8\times 8$ 画素単位にブロック化され、更に輝度信号を $16\times 16$ 画素、色信号を $16\times 8$ 画素のデータから構成されるMDUブロックデータに変換される。又、図5(b)に示す様に15個のMDUブロックを1MDU\_\_LINEとして1画面を8個のPhaseに分割して並列処理される。

【0035】Phase毎に分割されたブロック信号は、それぞれPhase毎に図1の高効率符号化回路404にて符号化され、その情報量が削減される。該符号化回路404では、符号化効率向上のために動き補償予測符号化が行われ、例えば図2(a)に示す様なフォーマットで出力される。

【0036】ここで、ID1に書き込まれる動き情報とは、動きモード情報と動きベクトルを示し、誤り検出符号が付加される。

【0037】該ID1及び可変長符号化データは、図1のフォーマット405に供給される。フォーマット405では、図2(b)に示す様な固定長の伝送ブロックに前述のID1及び可変長符号化データを順次詰め込む。

【0038】ID2には、ID1の存在するLINE No.とID1のシンボル位置情報及び誤り検出符号を書き込む。例えば、LINE No.には同LINEにID1が存在する時は“0”を書き込み、ID1が存在しない時は次のID1までのLINE数を書き込む。シンボル位置情報にはID1が存在する時はそのシンボル位置を書き込み、ID1が存在しない時は次のID1のシンボル位置を書き込む。

【0039】更に伝送同期のための同期信号が付加され、図1の誤り訂正符号化回路406にて誤り訂正符号化されて伝送路407へ送出される。

【0040】受信側では、伝送路407を介したデータは同期検出回路408にて伝送同期がとられ、メモリ409に蓄えられる。蓄えられたデータに対し誤り訂正回路310によって伝送路407上で生じた誤りが訂正される。メモリ409からは符号誤りの訂正が施されたデータが出力され、ID検出回路411へ供給される。ID検出回路411では、ID2の誤り検出結果よりID1を検出し、ID1内のMDU\_LINE No.とPhase No.からPhase毎に高能率復号化回路412へ可変長符号化データを供給する。

【0041】高能率復号化回路412では、前述の高能率符号化回路404と反対の処理によって元のブロック信号に復号する。このブロック信号は、LS変換回路413にてライン・スキャン構造のデジタル信号に変換され、D/A変換回路414にてアナログ信号となって出力端子415に出力される。

【0042】図3は、図1に示すID検出回路411の概略構成を示すブロック図であり、以下ここでの動作について詳述する。

【0043】図1のメモリ409から符号誤りの訂正が施されたデータが図3の入力端子101から入力され、ID2誤り検出回路102及びID1\_LINE No.検出回路103へ供給される。

【0044】ID2誤り検出回路102では、ID2内の誤り検出が行われ、その検出結果がID1位置判定回路104に供給される。又、同時にID1\_LINE No.検出回路103の検出結果もID1位置判定回路104に供給される。

【0045】ID1位置判定回路104では、誤りの無いID2を選択し、すなわちID2誤り検出回路102で誤り無しと判定されたブロックからID1\_LINE No.検出回路103の検出結果を元に、ID1のシ

ンボル位置を検出し、これが確定できた場合はID1誤り検出回路105、MDU\_LINE No. & Phase No.検出回路106、及び、カウンタ107へ供給する。

【0046】MDU\_LINE No. & Phase No.検出回路106では、ID1内に書き込まれているMDU\_LINE No.及びPhase No.を検出し、ID1 No.切換スイッチ108のa端子へ供給し、カウンタ107はMDU\_LINE No.及びPhase No.を順次カウントアップしてID1 No.切換スイッチ108のb端子へ供給する。

【0047】ID1誤り検出回路105では、ID1内に付加されている誤り検出符号より誤り検出を行い、その結果によってID1 No.切換スイッチ108を制御している。

【0048】エラー有りの時は、ID1 No.切換スイッチ108はb端に切り換えられ、カウンタ107の出力がID切換スイッチ112へ供給され、エラー無しの時は、ID1 No.切換スイッチ108はa端に切り換えられ、ID1 No.検出回路106の出力がID切換スイッチ112へ供給される。

【0049】次に、ID1位置判定回路104においてID1位置が確定しない時、すなわち、一つのID1に対しID2がすべてエラーの時は、ID1サーチ回路109によってデータを順次サーチし、ID1 CRCチェック回路110で誤り検出を行う。誤りがある時は次のデータをサーチし、誤り無しの時はMDU\_LINE No.及びPhase No.チェック回路111でそのデータがID1であるかのパターンチェックを行う。ID1で無い場合は再びデータをサーチし、ID1と判定した時はID切換スイッチ112へ供給する。

【0050】ID切換スイッチ112は、ID1位置判定回路104での判定結果で制御され、ID1位置確定時はa端子に切り換えられ、ID1位置不確定時はb端子に切り換えられる。

【0051】判定回路113は、ID1位置判定回路104の結果とMDU\_LINE No. & Phaseチェック回路111の結果からデータ切換スイッチ114を制御する。

【0052】データ切換スイッチ114は前述の様に判定回路113からのシンボル情報によって制御され、可変長符号化データとID1情報を切り換えて出力端子115へ出力する。

【0053】上記の構成にしたことにより、例えばID検出回路411において、ID2内に誤りが残った時には、ID2内の誤り検出符号によって誤りが検出されるが、他のID2からID1を検出することができ、ID2内の誤り検出符号による誤検出が発生した時にも他のID2からID1を検出することができる。

【0054】仮に、すべてのID2に誤りが有った時に

はすべてのデータをサーチしてID1を検出できる。  
又、ID1に誤り検出符号を付加したことにより正確なID1を検出できる。

#### 【0055】

【発明の効果】以上説明したように、本発明によれば、可変長符号化データの複号化の際、訂正能力を超えた誤りが発生し、固定長のフォーマット上の可変長符号化データの境界情報に誤りが残った時にも、正確に可変長符号化データの検出が可能となり、可変長符号化データ複号化後の再生画像の劣化を防止することができる。

#### 【図面の簡単な説明】

【図1】本発明の実施の第1の形態に係る画像データ符号化・複号化装置の概略構成を示すブロック図である。

【図2】本発明の実施の第1の形態による可変長符号のフォーマットや固定長伝送フォーマットを示す図である。

【図3】図1のID検出回路の構成例を示すブロック図である。

【図4】従来の画像データ符号化・複号化装置の概略構成を示すブロック図である。

【図5】データ・ブロックフォーマットを示す図である。

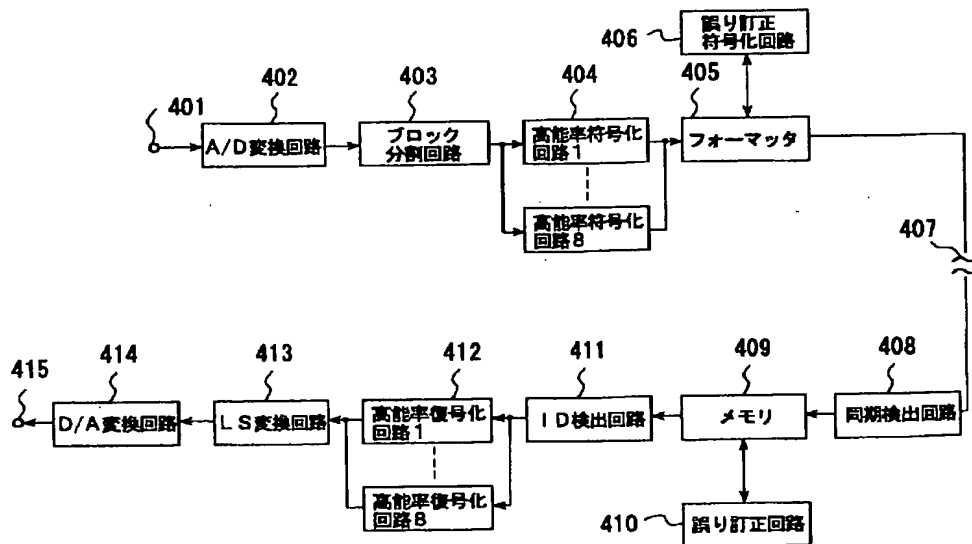
【図6】従来例による可変長符号のフォーマットや固定長伝送フォーマットを示す図である。

【図7】図6のID検出回路の構成例を示すブロック図である。

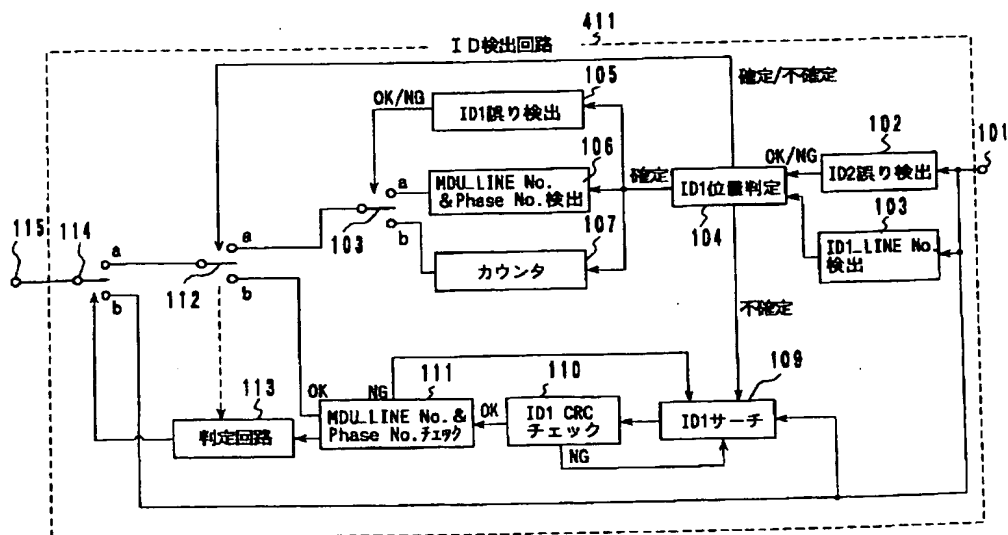
#### 【符号の説明】

102	誤り検出回路
103	ID1__LINE No. 検出回路
104	ID1位置判定回路
105	ID1誤り検出回路
106	MDU__LINE No. & Phase No. 検出回路
107	カウンタ
108	ID1 No. 切換スイッチ
109	ID1サーチ回路
110	ID1 CRCチェック回路
111	MDU__LINE No. & Phase No. 検出回路
112	ID切換スイッチ
113	判定回路
114	データ切換スイッチ
404	高能率符号化回路
406	誤り符号化回路
410	誤り訂正回路
411	ID検出回路
412	高能率複号化回路

【図1】

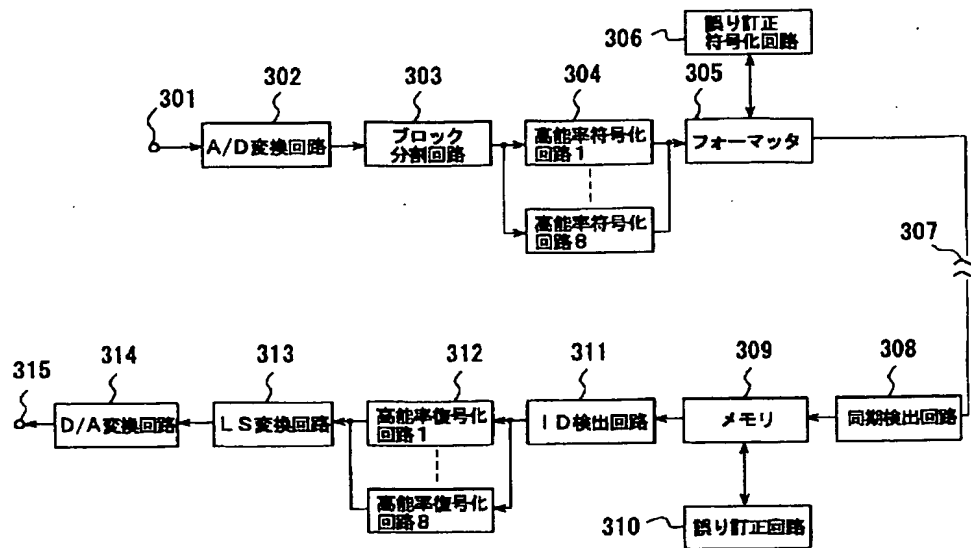


(a)

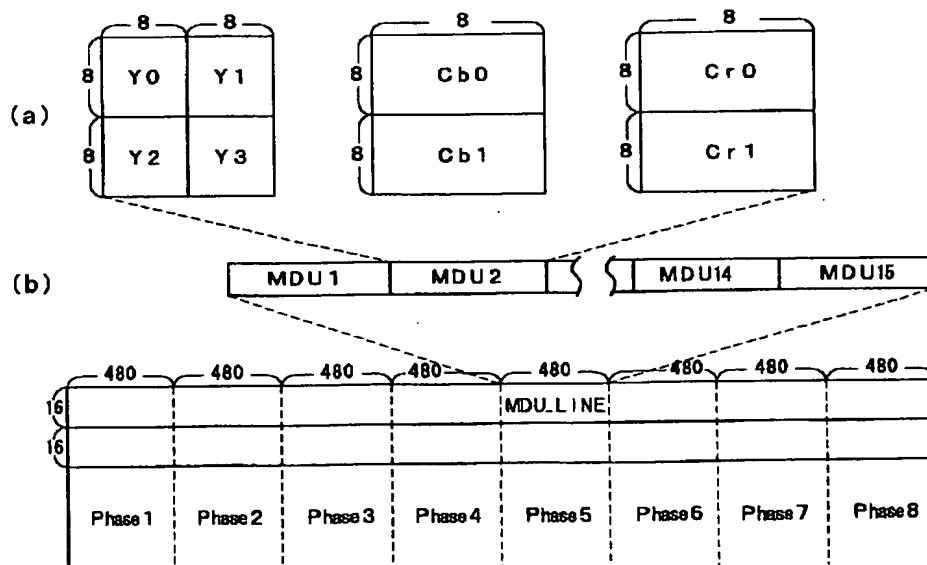




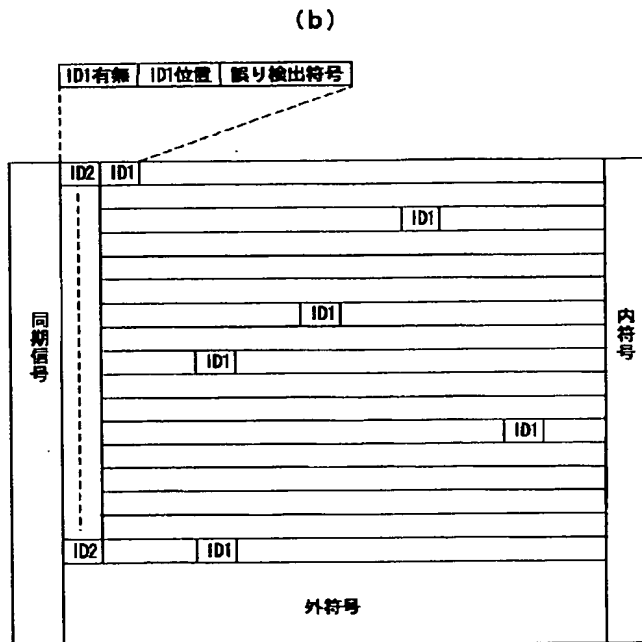
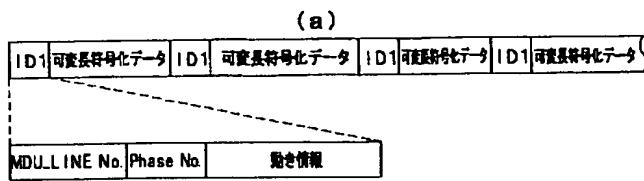
【図4】



【図5】



【図 6】



【図 7】

